版本更新说明		
版本号	更新日期	更新说明
V1.0	2023.11.09	初始版本
V1.1	2024.01.24	删除APA开联桥式负载（PBTL）描述，调整封装IO命名等
V1.2	2024.03.01	更正部分文字说明（如USB驱动电流改为8mA）
V1.3	2024.07.29	新增上电开机IO初始状态表格、调整MIC省电容接法、新增3.7V锂电池/3节干电池接法等

杰理方案咨询(QQ号:1418295957，邮箱:fae@zh-jieli.com)

产品安全规范

1、电源处理
a、注意供电标准，严格控制输入电压范围。
供电至VPWR，不和IOVDD短接（≤5.5V，如3.7V锂电池5V还配备问题）。
或供电至VPWR，和IOVDD短接（≤3.4V，如3.0V纽扣电池/2节干电池问题）。
b、注意供电保护，防过压/过流/反接/浪涌等（如纽扣电池应用，必须考虑防反接电路保护）。
2、电容选型
a、注意容值随电压升高而下降，请确保工作电压下的容值（优选6.3或更大尺寸的封装）。
b、请使用陶瓷电容（非铝电、钽质电容），以保证的稳和品质。
c、主控VPWR或最电池端电压需求≥1.6V，主控其他电容耐压需≥6.3V。
其它外设电容耐压要求工作要求选择（防止温漂、过冲击穿）。
3、静电处理
a、按机静电标准必须≥±6KV，空气≥±8KV）。
b、天线输入端必须加ESD管，请使用推荐型号。
4、温漂处理
a、低温漂度一般要求≥±60V（根据实际应用场景调整），建议留有余量设计。
b、VPW输入端必须加TVS管，请使用推荐型号。

设计注意事项

1、电源：
1）内置电源输入单元，支持供电至VPWR（不和IOVDD短接，输入≤5.5V），和IOVDD短接，输入≤3.4V）。
2）IOVDD在3.3V电源域输出，不可欠断，电压档位可设，2.1V/3OVDD/3.4V，Imax=120mA(包含主控MCU机)，连接外设时，应避免过载输出。
3）HPVDD/2APA公共模拟部分电源输入端，和VPWR相连（或升级），其电压大小决定APA供应输出的功率。

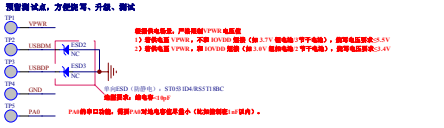
2、音频：
1）内置FLDO4给Audio DAC，支持1路单端输出（固定出1PA5，必须外接PA）。
2）内置FLDO4给Audio ADC，支持AIN_x总和输入（x可在A通道选），可选MIC或AUX输入，支持单端或差分，支持输入≤1.5Vpp证单端（或2.8Vpp证差分）。
单端时，输入口选AIN_APx，差分时，AIN_APx为正端，AIN_ANx为负端，x代表0/1/2/3/4通道。
注1：MIC省电容单端输入，推荐接PA7（和MIC_BIAS合供，可省外部上拉偏置电阻）。
注2：AIN_AP4（固定出1PA7），和MIC_BIAS合供，一般用于MIC省电，可选内置上拉0.5K~10KΩ输出。
注3：AIN_AP3（固定出1PA6），和AIN_AN合供，一般用于差分负端输入。
3）内置APA类模拟D类功放单元，支持单/差分（BTL）输出模式，支持单/2路直流或差分直推4ohm、8ohm喇叭，不支持立体声。
注：APAP/APAN，若无音频时用，可用作IO输出，一般仅用于PWM或UART_TX作用，"APA输出电压"必须限制在"外设的电源域"。

3、IO：
1）端固定IO，其他IO根据需求，依据芯片规格书说明进行证话分配。
2）所有GPIO的可配置映射口（总面数），默关系3幅时，IOH态应保持。
为PA2支持长按低电平复位，支持软件配置长按复位时间或软件屏蔽复位功能。
4）PA0单作口把"过流检测"，需把该PA0对地电容应容量小（比如外接0.1nF以内）。
为PA0/USBDM/USBDP上电默认下拉，PA2/PB0上电默认上拉。
6）USBDM/USBDP上拉10KΩ，下拉1.5KΩ，USBDP可配上拉1.5KΩ，下拉15KΩ，其他IO可配内部上下拉10KΩ/100KΩ/1MΩ。
为PB5/PB6/PA0为高压IO，耐压≤（5.5V或2倍IOVDD中最小值），只能前驱（6mA）。
USBDM/DP可省外接0（驱动电容)(6mA），其余IO驱动电流可选3/8/20/40~50mA四档。
注：若USB功能应用，USBDM/DP一般仅用于IO按键或输入检测功能等。
8）SPI、SFC、SPH、ICC、内置数模、ADC检测、全双ADD等外设，均为同步IO，严禁跟异步配。
9）IIC、ALINK（BS）、SPH/2、UART、SD、TIMER/PWM/CPWM/CAPCLKOUT等外设，支持crossbar映射，可灵活分配IO，支持映射到简PF组外的IO，如PA组、PB组等。
10）RF、晶振、模拟AUDAC等信号相IO，严禁分配高速数变信号，且应做到隔离、避免干扰。

烧写场景说明

烧写场景 \ 烧写说明	预留烧写测试点
USB更新程序	VPWR、USBDM、USBDP、GND
串口更新程序	VPWR、PA0、GND

预留测试点，方便烧写、升级、测试

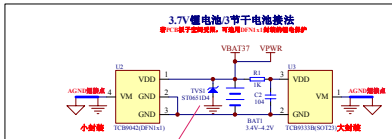


TEST POINT

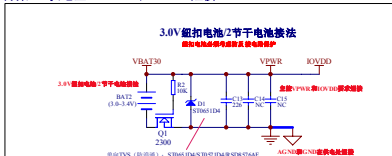
供电场景说明

供电场景 \ 供电说明	输入电压	适用场景
供电至VPWR（不和IOVDD短接）	≤5.5V	如3.7V锂电池/3节干电池应用
供电至VPWR，（和IOVDD短接）	≤3.4V	如3.0V纽扣电池/2节干电池应用

方案1：供电至VPWR，不和IOVDD短接（≤5.5V）



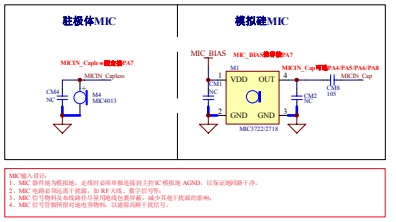
方案2：供电至VPWR，和IOVDD短接（≤3.4V）



以上方案二选一

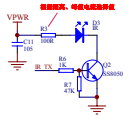
POWER

MIC



MIC

IR_TX



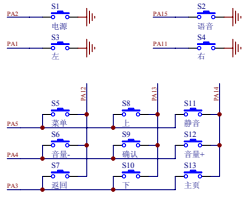
IR_TX

LED

LED

按键应用说明

1、电源、语音按键，若要求唤醒功能，建议单IO控制
2、左、右按键，若要求组合按键功能，建议单IO控制



按键

杰理方案咨询(QQ号:1418295957，邮箱:fae@zh-jieli.com)

AGND走线要求

AGND处走线要求：
1、PCB Layout层分离（区分AGND和GND）
2、AGND走线规则，音频设备AGND->主控AGND管脚->功放Bypass电容地
或走电源PA->主控GND处短接。
即MIC/AUX/PA等音频模拟地，单独大面积走线至主控AGND管脚，再从
主控AGND管脚，单独走线经功放Bypass电容地或总电源供电入口GND处短接
注：若板空间较紧张，可在AGND和主控对应地处短接（注意靠近音频设备处若有噪声）。

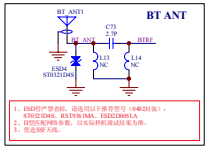
上电开机IO初始状态

上拉10K	下拉10K	下拉/15K	高阻
PA2、PB0	PA0	USBDM、USBDP	其他IO

IO名词解析

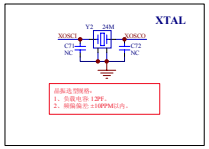
VPWR：芯片供电输入端。
APA：音频处理器（D类功放）。
AIN_x：模拟音频输入（x为通道）。
ADCx：ADC采样输入检测（x为通道）。
THx：内置侧模（x为通道）。
Update：单口更新程序。

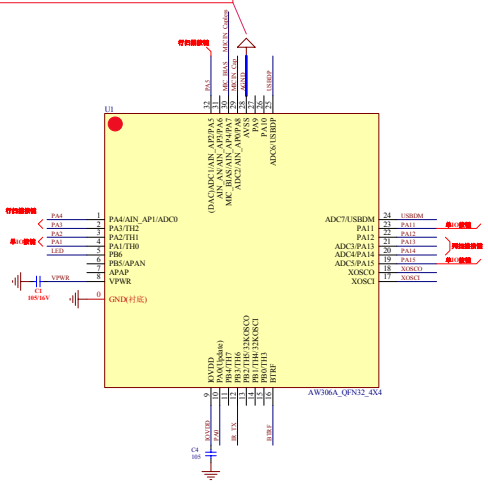
BT ANT



BT ANT

XTAL



XTAL

MCU