

版本更新说明		
版本号	更新日期	更新说明
V1.0	2024.02.23	初始版本

杰理方案咨询(QQ号:371116160 , TEL :0755-82922363)

产品安全规范

- 电源选型
 - 注意供电场景，严格控制输入电压范围。供电至VPWR，不和IOVDD短接 ($\leq 5.5V$ ，如3.7V锂电池/5V适配器应用)，或供电至VPWR，和IOVDD短接 ($\leq 4V$ ，如3.0V纽扣电池/2节干电池应用)。
 - 注意供电保护，防过压/过流/反接/浪涌等(如纽扣电池应用，必须考虑反接电路保护)。
- 电容选型
 - 注意容值随电压升高而下降，请确保工作电压下的容值(优选0402或更大尺寸的封装)。
 - 请使用标称电容(非标称、劣质电容)，以保证容值和品质。
 - 主控VPWR漏栅电容耐压值要求 $\geq 16V$ ，主控其他电容耐压值 $\geq 6.3V$ ；其它外设电容依据其工作要求选择(防止浪涌、过冲击穿)。
- 静电选型
 - 整机静电标准必须 \geq (接触 $\pm 4kV$ ，空气 $\pm 8kV$)。
 - 天线输入端必须加ESD管，请使用推荐型号。
- 浪涌选型
 - 抗浪涌值一般要求 $\geq \pm 48V$ (根据实际应用场景调整)，建议留有余量设计。
 - VPWR输入端必须加TVS管，请使用推荐型号。

设计注意事项

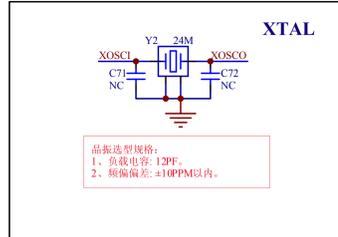
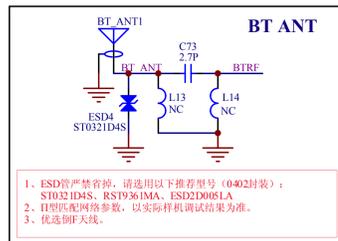
- 电源：
 - 内置电源输入单元，支持供电至VPWR(不和IOVDD短接，输入 $\leq 5.5V$ ；和IOVDD短接，输入 $\leq 3.4V$)。
 - IOVDD默认3V电源域输出，不可关闭，电压档位可设， $2.1V \leq IOVDD \leq 3.4V$ ， $I_{max} = 120mA$ (包含主控IO消耗)；连接外设时，应避免过载输出。
 - IOVDD是APA音频模块的电源输入端，和VPWR短接(或合路)，其电压大小决定APA模块输出功率。
- 音频：
 - 内置1路16位Audio DAC，支持1路单端输出(固定出口PA5，必须外挂PA)。
 - 内置1路16位Audio ADC，支持AIN_x音频输入(x代表A通道)，可选MIC或AUX输入，支持单端输入 $\leq 1.5V_{pp}$ 。单端时，输入可选AIN_APx，x代表2/4通道。
注1：MIC电容单端输入，MIC仍需外供偏置电压(MIC_BIAS)。
 - 内置APA功放单元(D类)，支持桥式负载(BTL)输出模式，支持单端或差分，可直推4ohm或8ohm喇叭，不支持立体声。
注：APAP/APAN，若无音频应用，可用作IO输出，一般仅用于PWM或UART_TX外设；“APA输出电压”必须限制在外设的电源域。
- IO：
 - 除固定IO，其他IO根据需求，依据芯片规格书IO说明进行灵活分配。
 - 所有GPIO均可配置唤醒脚(边沿触发)，软关机唤醒时，IO状态可保持。
 - PA0可能带IO读写更新程序，应用时主控需供电。
 - PA0/USBDM/USBDP上电默认下拉。
 - USBDM可配上拉180k Ω ，下拉15k Ω 。USBBDP可配上拉1.5k Ω ，下拉1.5k Ω 。其他IO可配内部上下拉10k Ω /100k Ω /1M Ω 。
 - PBS/PB6/PA0为高压IO，耐压 $\leq 5.5V$ 或2倍IOVDD中较小值，只能弱驱(8mA)。USBDM/DP可能普通IO(驱动电流8mA)，其他IO驱动电流可选3.8/2.0/4.0/5.0mA四档。
注：若无USB功能应用，USBDM/DP一般仅用于IO按键或输入检测功能等。
 - ISP、SFC、SPI0、RTC、内置触摸、ADC检测、音频AUDIO等外设，均为固定IO，严禁随意分配。
 - IC、ALINK、SPI1/2、UART、SD、TIMER/PWM/MCPWM/CAP/CLKOUT等外设，支持crossbar映射，可灵活分配IO，支持映射到除PB组外的IO，如PA组、PB组等。
 - RF、触摸、模拟AUDIO等信号引脚IO，严禁分配高速数字信号，且应做好隔离，避免干扰。

IO名词解析

VPWR: 芯片供电输入端；
APA: 音频处理器(D类功放)；
AIN_x: 模拟音频输入(x为通道)；
ADCx: ADC采样输入检测(x为通道)；
Update: 串口更新程序；

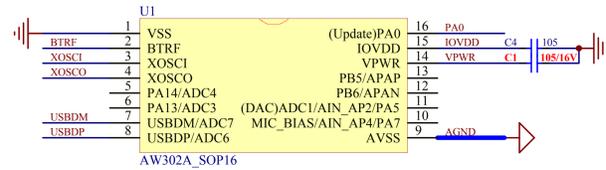
AGND走线要求

AGND处走线要求：
1、PCB Layout需要分地(区分AGND和GND)
2、AGND走线顺序：音频设备AGND→主控AGND管脚→功放Bypass电容地或总电源供电入口GND处短接。
即MIC/AUX/PA等音频模拟地，单独大面积走线至主控AGND管脚，再从主控AGND管脚，单独走线到功放Bypass电容地或总电源供电入口GND处短接。
注：若板空间受限，可尝试AGND在控制板底部短接(注意验证音频设备是否有噪声)。



最小系统参考

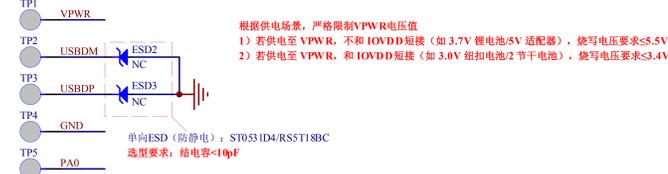
(IO外设，根据需求拓展)



烧写场景说明

烧写场景	烧写说明	预留烧写测试点	备注
USB更新程序		VPWR、USBDM、USBBDP、GND	
串口更新程序		VPWR、PA0、GND	

预留测试点，方便烧写、升级、测试



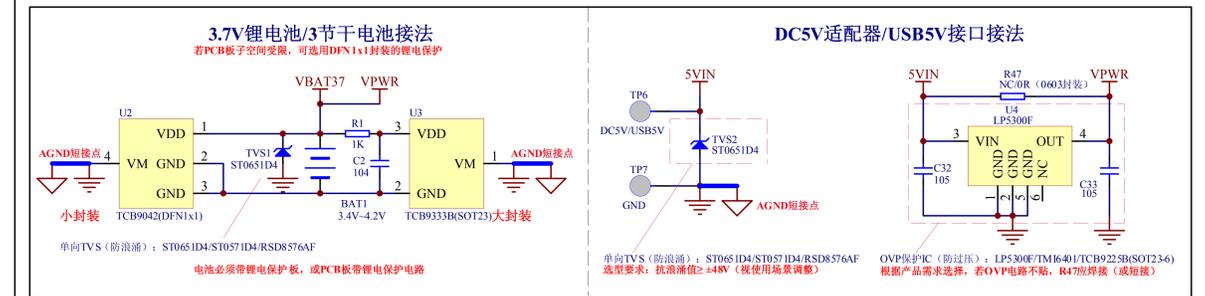
TEST POINT

供电场景说明

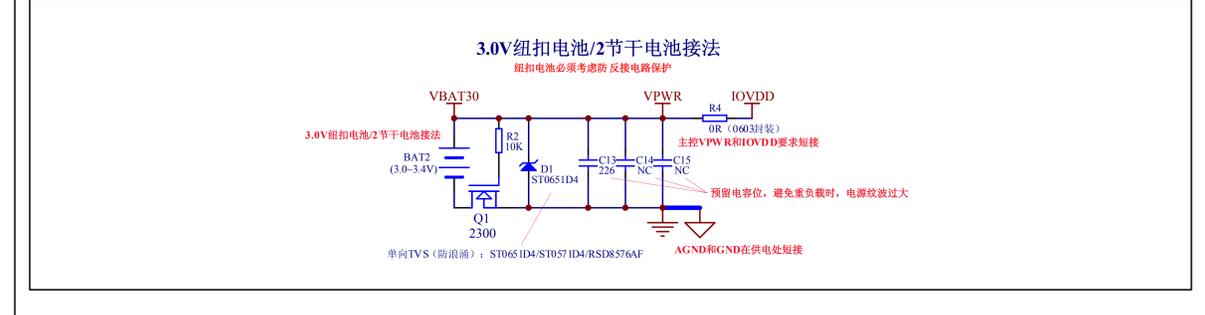
供电场景	供电说明	输入电压	适用场景
供电至VPWR(不和IOVDD短接)		$\leq 5.5V$	如3.7V锂电池/3节干电池、DC5V适配器/USB5V接口等
供电至VPWR(和IOVDD短接)		$\leq 3.4V$	如3.0V纽扣电池/2节干电池应用

注：电源输入需做好保护，防过压/过流/反接/浪涌/静电等。连接外设时，应避免过载输出。

方案1：供电至VPWR，不和IOVDD短接 ($\leq 5.5V$)



方案2：供电至VPWR，和IOVDD短接 ($\leq 3.4V$)



以上方案二选一

MCU

POWER